

**RANCANG BANGUN *MOBILE APPLICATION* LAB PEMBELAJARAN
MATA KULIAH ELEKTRONIKA DIGITAL DENGAN *UNITY GAME*
*ENGINE***

(Skripsi)

Oleh

DANU DANURDARA SINUNGA

NPM 1755031001



**JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS LAMPUNG
2023**

**RANCANG BANGUN *MOBILE APPLICATION* LAB PEMBELAJARAN
MATA KULIAH ELEKTRONIKA DIGITAL DENGAN *UNITY GAME*
*ENGINE***

Skripsi

**Sebagai Salah Satu Syarat untuk
memperoleh gelar Sarjana Teknik Elektro
dari Universitas Lampung**

Oleh

DANU DANURDARA SINUNGGA

Program Studi Teknik Elektro



**JURUSAN TEKNIK ELEKTRO
FAKULTAS TEKNIK
UNIVERSITAS LAMPUNG
2023**

ABSTRAK

RANCANG BANGUN *MOBILE APPLICATION* LAB PEMBELAJARAN MATA KULIAH ELEKTRONIKA DIGITAL DENGAN *UNITY GAME* *ENGINE*

Oleh:

DANU DANURDARA SINUNGGGA

Elektronika digital merupakan mata kuliah yang wajib diambil dan ditempuh oleh seluruh mahasiswa Teknik Elektro Universitas Lampung. Elektronika digital menjadi syarat agar mahasiswa mendapatkan gelar sarjana teknik elektro. Oleh karena itu, diperlukan suatu inovasi media pembelajaran berbasis aplikasi *mobile* yang menunjang materi-materi yang dapat dipelajari dengan mudah seiring perkembangan zaman. Tujuan dibuatnya aplikasi *logic gate* ini adalah untuk aplikasi elektronika digital dalam bentuk aplikasi lab, yang digunakan untuk pengayaan materi elektronika digital program studi Teknik Elektro. Model aplikasi menggunakan *asset* 3D Unity dan komponen 3D objek yang terdapat pada 3D Unity. Hasil dari penelitian ini terbentuk dalam *mobile application lab*. Maka digunakan pengujian *system usability of scale* (SUS) untuk menentukan penilaian aplikasi. Hasil pengujian aplikasi ini dengan *system usability of scale* didapatkan hasil total nilai adalah 80,41 dari total responden 30 orang, menurut kriteria *system usability of scale* adalah sangat baik. Penelitian ini menghasilkan sebuah aplikasi yang digunakan untuk pengayaan materi mata kuliah elektronika digital.

Kata kunci: Elektronika Digital, Universitas Lampung, *Mobile Application*, 3D Unity, *System usability of scale*.

ABSTRACT

DESIGN AND DEVELOPMENT OF A MOBILE APPLICATION FOR LEARNING DIGITAL ELECTRONIC COURSE USING UNITY GAME ENGINE

By

DANU DANURDARA SINUNGGGA

Digital electronic is a compulsory course that has to be taken by all Electrical Engineering students at Lampung University. Digital electronic is a requirement for students to obtain a Bachelor's degree in Electrical Engineering. Therefore, an innovative mobile-based learning media is needed to support the materials that can be easily learned. The purpose of creating the logic gate application is to provide a digital electronic application in the form of a lab, which is used to enrich the digital electronic materials in the Electrical Engineering program. The application model utilizes 3D Unity assets and 3D object components available in Unity. The research result are embodied in a mobile application lab. System usability scale (SUS) testing is used to determine the application evaluation. The testing of this application using the System usability scale resulted in a total score of 80.41 collected from 30 respondents, which is considered as excellent score according to the System Usability of Scale criteria. This research produces an application used to enrich the materials of the digital electronics course.

Keywords: *Digital Electronic, Lampung University, Mobile Application, 3D Unity, System usability scale.*

Judul Skripsi

: RANCANG BANGUN *MOBILE APPLICATION* LAB PEMBELAJARAN MATA KULIAH ELEKTRONIKA DIGITAL DENGAN *UNITY GAME ENGINE*

Nama Mahasiswa

: **Danu Danurdara Sinungga**

Nomor Pokok Mahasiswa

: 1755031001

Program Studi

: Teknik Elektro

Fakultas

: Teknik

MENYETUJUI


1. Komisi Pembimbing

Pembimbing Utama

Pembimbing Pendamping


Yetti Yuniati, S.T., M.T.

NIP 19800113 200912 2 002

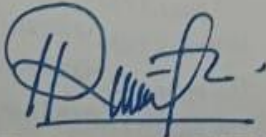

Ir. Meizano Ardhi Muhammad, S.T., M.T.

NIP 19810528 201212 1 001

2. Mengetahui

Ketua Jurusan

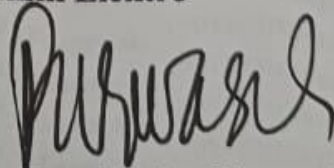
Teknik Elektro


Herlinawati, S.T., MT.

NIP 19710314 199903 2 001

Ketua Program Studi

Teknik Elektro

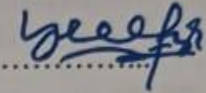

Dr. Eng. Nining Purwasih, ST., MT.

NIP 19711112 200003 1 002

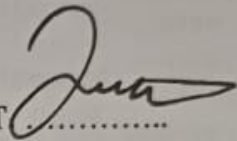
MENGESAHKAN

1. Tim Penguji

Ketua : Yetti Yuniati, S.T., M.T.



Sekretaris : Ir. Meizano Ardhi Muhammad, S.T., M.T.



Penguji : Misfa Susanto, S.T., M.Sc., Ph.D.



2. Dekan Fakultas Teknik



Dr. Eng. Ir. Helmy Fitriawan, S.T., M.Sc.

NIP 19750928 200112 1 002

Tanggal Lulus Ujian Skripsi : 8 Juni 2023

SURAT PERNYATAAN

Saya yang bertandatangan di bawah ini, menyatakan bahwa skripsi yang saya yang berjudul **“RANCANG BANGUN *MOBILE APPLICATION* LAB PEMBELAJARAN MATA KULIAH ELEKTRONIKA DIGITAL DENGAN *UNITY GAME ENGINE*”** merupakan hasil karya sendiri dan bukan hasil karya orang lain. Semua hasil yang tertuang dalam skripsi ini telah mengikuti kaidah penulisan karya ilmiah Universitas Lampung. Apabila di kemudian hari terbukti bahwa skripsi ini merupakan salinan atau dibuat oleh orang lain, maka saya bersedia menerima sanksi sesuai dengan ketentuan akademik yang berlaku.

Bandar Lampung, 8 Juni 2023

Yang membuat pernyataan,



Danu Danurdara Sinungga

NPM 1755031001

RIWAYAT HIDUP

Penulis dilahirkan di Klaten pada tanggal 26 Oktober 1998. Penulis merupakan anak pertama dari dua bersaudara dari pasangan Bapak Hendri Sutrisno dan Ibu Ratna Winarsih yang diberi nama Danu Danurdara Sinungga.

Mengenai riwayat pendidikan, penulis lulus Sekolah Dasar (SD) di SDN 1 Juwangi Agustus 2 pada tahun 2011, lulus Sekolah Menengah Pertama (SMP) di SMPN 1 Purwodadi pada tahun 2014, lulus Sekolah Menengah Atas (SMA) di SMA Batik 1 Surakarta pada tahun 2017, dan pada tahun 2017 melalui jalur Seleksi Bersama Masuk Perguruan Tinggi Negeri (SBMPTN) diterima di Jurusan Teknik Elektro Universitas Lampung (UNILA).

Penulis aktif di Organisasi Himpunan Mahasiswa Teknik Elektro (HIMATRO) Fakultas Teknik sebagai Anggota Divisi Kewirausahaan Departemen Sosial dan Kewirausahaan pada periode 2017-2019 selama menjadi mahasiswa. Selain mengikuti organisasi, penulis juga berkesempatan menjadi Asisten menjadi Asisten Laboratorium Teknik Telekomunikasi dan menjadi asisten beberapa praktikum yaitu, Praktikum Dasar Telekomunikasi, Praktikum Sistem Komunikasi, dan Praktikum Jaringan Telekomunikasi. Penulis pernah melakukan Kerja Praktik (KP) selama 40 hari di Laboratorium Telemetri Pusat Teknologi Elektronika (PTE), Badan Pengkajian dan Penerapan Teknologi (BPPT), Banten pada tahun 2020.

PERSEMBAHAN

*Bismillaahirrohmaanirrahim,
Dengan mengharapkan ridho dari Allah SWT,
Kupersembahkan karyaku ini untuk orang-orang yang kusayangi
dengan setulus hati.*

*Bapak dan Ibu tercinta,
Adikku yang berharga,*

*Terimakasih untuk semuanya,
Kalian adalah hartaku yang paling berharga.*

Motto

“Selama masih bernafas sekalipun tidak akan pernah menyerah. LOSSSSS DOLLLL”

SANCAWACANA

Puji syukur kehadiran Allah SWT yang telah melimpahkan rahmat dan hidayat-Nya sehingga penulis dapat menyelesaikan penyusunan skripsi ini dengan judul **“RANCANG BANGUN *MOBILE APPLICATION* LAB PEMBELAJARAN MATA KULIAH ELEKTRONIKA DIGITAL DENGAN *UNITY GAME ENGINE*”**.

Dalam pelaksanaan dan pembuatan Skripsi ini penulis menerima dukungan baik secara moril maupun materil yang sangat berharga dari berbagai pihak. Oleh karena itu, penulis ingin mengucapkan terima kasih kepada semua pihak yang telah membantu, khususnya kepada:

1. Ibu Nama Yetti Yuniati, S.T., M.T, selaku pembimbing I, dan Bapak Ir. Meizano Ardhi Muhammad, S.T., M.T , selaku pembimbing II, yang dengan tanpa lelah dan bosan telah memberikan bimbingan, semangat dan mencurahkan waktunya yang demikian banyak dalam menyelesaikan skripsi ini.
2. Bapak Misfa Susanto, S.T., M.Sc., Ph.D. yang telah bersedia menjadi penguji dalam sidang skripsi.
3. Kedua orangtuaku, adikku, dan seluruh keluarga yang tidak hentinya mendo'akan serta memberikan dorongan semangat dan materi.

4. Rekan-rekan di laboratorium yang telah memberikan saran, dukungan, dan bantuannya.
5. Seluruh dosen dan staf Jurusan Teknik Elektro Unila yang memberi masukan dan mempermudah proses pembuatan skripsi ini.
6. Rekan-rekan mahasiswa di Program Studi Teknik Elektro konsentrasi Telekomunikasi Teknologi Informasi yang telah memberikan saran, dukungan, dan bantuannya.

Akhir kata, semoga skripsi ini dapat bermanfaat bagi pembacanya.

Bandar Lampung, 8 Juni 2023

Penulis,

Danu Danurdara Sinungga

DAFTAR ISI

Halaman

DAFTAR ISI.....	x
DAFTAR GAMBAR.....	xii
DAFTAR TABEL	xv
DAFTAR RUMUS	xvi
DAFTAR <i>SOURCE CODE</i>	xvii
I. PENDAHULUAN.....	1
1.1 Latar Belakang	1
1.2 Tujuan Penelitian.....	2
1.3 Perumusan Masalah.....	2
1.4 Batasan Masalah.....	2
1.5 Manfaat Penelitian.....	3
1.6 Sistematika Penulisan.....	3
II. TINJAUAN PUSTAKA	4
2.1 Kajian Pustaka	4
2.2 Elektronika Digital	9
2.2.1 Gerbang Logika.....	10
2.2.2 Flip-Flop.....	15
2.2.3 <i>Register</i>	19
2.2.4 <i>Counter</i>	20
2.2.5 Aritmetika	21
2.3 <i>Computer Aided Software engineering Tools</i>	26

2.3.1	Unity 3D.....	26
2.3.2	C#.....	26
2.4	<i>User Experience (UX)</i>	27
2.5	<i>System Usability of Scale(SUS)</i>	27
III.	METODOLOGI PENELITIAN	30
3.1	Waktu dan Tempat Penelitian	30
3.2	Alat dan Bahan	30
3.3	Metode Penelitian.....	31
3.3.1	Identifikasi Masalah.....	31
3.3.2	Penentuan Tujuan.....	32
3.3.3	Perancangan sistem alir program	32
3.3.4	Demonstrasi	38
3.3.5	Evaluasi	38
3.3.6	Komunikasi	38
3.3.7	Hasil yang Diharapkan.....	38
IV.	HASIL DAN PEMBAHASAN	40
4.1	Hasil.....	40
4.1.1	Fungsional 1 Implementasi <i>Interface</i>	40
4.1.2	Fungsional 2 Gerbang Logika.....	51
4.1.3	Fungsional 3 Tabel Kebenaran.....	65
4.1.4	Tampilan Aplikasi Setiap <i>Smartphone</i>	74
4.2	Pembahasan	80
4.2.1	Pengujian dan Pengambilan Sempel <i>System Usability of Scale</i>	80
4.2.2	Kelayakan Aplikasi	84
V.	SIMPULAN DAN SARAN	91
5.1	Simpulan.....	91
5.2	Saran	91
	DAFTAR PUSTAKA	92
	LAMPIRAN.....	95

DAFTAR GAMBAR

	Halaman
Gambar II.1 Gerbang Logika AND	10
Gambar II.2 Gerbang Logika OR.....	11
Gambar II.3 Gerbang Logika NOT	12
Gambar II.4 Gerbang Logika NAND.....	13
Gambar II.5 Gerbang Logika NOR.....	13
Gambar II.6 Gerbang Logika XOR.....	14
Gambar II.7 Gerbang Logika XNOR.....	15
Gambar II.8 Rangkaian Flip-Flop SR	16
Gambar II.9 Rangkaian D Flip-Flop	17
Gambar II.10 Rangkaian JK Flip-Flop.....	17
Gambar II.11 Rangkaian T Flip-Flop.....	18
Gambar II.12 Rangkaian <i>Register</i> Geser	19
Gambar II.13 <i>Rangkaian Asynchronous Counter</i> Biner 4- Bit.....	20
Gambar II.14 Rangkaian <i>Half Adder</i>	22
Gambar II.15 Rangkaian <i>Full Adder</i>	23
Gambar II.16 Rangkaian <i>Half Subtractor</i>	24
Gambar II.17 <i>Full Subtractor</i>	25
Gambar II.18 Aplikasi 3D Unity.....	26
Gambar II.19 <i>Icon</i> Bahasa C#.....	27
Gambar III.1 Konsep Metode Penelitian untuk Design Science Research.....	31
Gambar III.2 Menu <i>Interface</i> Aplikasi.....	32
Gambar III.3 Diagram Alir Kerja Program Tabel Kebenaran Gerbang AND.....	34
Gambar III.4 Menu Awal.....	35
Gambar III.5 Pemilihan Materi	35
Gambar III.6 Sub Bab Materi	36
Gambar III.7 Penjelasan pada Sub Bab Materi	36
Gambar III.8 Tabel Kebenaran Sub Bab.....	37
Gambar III.9 Percobaan	37
Gambar III.10 Tabel Kebenaran Percobaan.....	37
Gambar IV.1 Tampilan Halaman Awal	40

Gambar IV.2 Gambar Pemilihan Materi 1	41
Gambar IV.3 Pemilihan Materi 2	41
Gambar IV.4 Contoh Sub Bab Gerbang logika	41
Gambar IV.5 Gambar dan Penjelasan Gerbang Logika AND	42
Gambar IV.6 Tabel Kebenaran Gerbang AND	42
Gambar IV.7 Simulasi Gerbang AND	42
Gambar IV.8 Memasukkan Nilai pada Tabel Kebenaran Gerbang AND.....	43
Gambar IV.9 Model Gerbang AND	51
Gambar IV.10 Model Gerbang OR	51
Gambar IV.11 Model Gerbang NOT	51
Gambar IV.12 Model Gerbang NAND	52
Gambar IV.13 Model Gerbang NOR	52
Gambar IV.14 Model Gerbang XOR	52
Gambar IV.15 Model Gerbang XNOR	52
Gambar IV.16 Model Flip-Flop SR	53
Gambar IV.17 Model Flip-Flop D	53
Gambar IV.18 Model Flip-Flop T	53
Gambar IV.19 Model Flip-Flop JK.....	53
Gambar IV.20 Model <i>Register</i> Geser.....	54
Gambar IV.21 Model <i>Counter</i>	54
Gambar IV.22 Model <i>Half Adder</i>	54
Gambar IV.23 Model <i>Full Adder</i>	55
Gambar IV.24 Model <i>Half Subtractor</i>	55
Gambar IV.25 Model <i>Full Subtractor</i>	55
Gambar IV.26 <i>Output</i> Gerbang AND	56
Gambar IV.27 <i>Output</i> Flip-Flop D	56
Gambar IV.28 <i>Output Register</i> Geser.....	56
Gambar IV.29 <i>Output Counter</i>	57
Gambar IV.30 <i>Output Half Adder</i>	57
Gambar IV.31 Tabel Kebenaran Gerbang AND	65
Gambar IV.32 Tabel Kebenaran Flip-Flop D	65
Gambar IV.33 Tabel Kebenaran <i>Register</i> Geser.....	65
Gambar IV.34 Tabel Kebenaran <i>Counter</i>	66
Gambar IV.35 Tabel Kebenaran <i>Half Adder</i>	66
Gambar IV.36 <i>Device</i> Samsung A50S.....	75
Gambar IV.37 <i>Device</i> Redmi Note 10 pro.....	75
Gambar IV.38 <i>Device</i> Samsung A52S.....	76
Gambar IV.39 <i>Device</i> Redmi note 7	76
Gambar IV.40 <i>Device</i> Mi 11T	77
Gambar IV.41 <i>Device</i> Samsung A33	77
Gambar IV.42 <i>Device</i> Vivo V19.....	78
Gambar IV.43 <i>Device</i> Redmi Narzo 30	78

Gambar IV.44 <i>Device</i> Sony Xperia 1	79
Gambar IV.45 <i>Device</i> Samsung S10E	79
Gambar IV.46 Diagram Perbandingan Nilai dari Pertanyaan.....	83
Gambar IV.47 Simulasi Gerbang AND	85
Gambar IV.48 Tabel Kebenaran Gerbang AND pada Aplikasi.....	85
Gambar IV.49 Simulasi Flip-Flop D.....	86
Gambar IV.50 Tabel Kebenaran Flip-Flop D pada Aplikasi	86
Gambar IV.51 Simulasi <i>Register</i> Geser	87
Gambar IV.52 Tabel Kebenaran <i>Register</i> Geser pada Aplikasi	87
Gambar IV.53 Simulasi <i>Counter</i>	88
Gambar IV.54 Tabel Kebenaran <i>Counter</i> pada Aplikasi	89
Gambar IV.55 Simulasi <i>Half Adder</i>	89
Gambar IV.56 Tabel Kebenaran <i>Half Adder</i> pada Aplikasi	90

DAFTAR TABEL

	Halaman
Tabel II.1 Penelitian Sebelumnya	7
Tabel II.2 Tabel Kebenaran Gerbang AND	11
Tabel II.3 Tabel Kebenaran Gerbang OR	11
Tabel II.4 Tabel Kebenaran Gerbang NOT	12
Tabel II.5 Tabel Kebenaran Gerbang NAND	13
Tabel II.6 Tabel Kebenaran Gerbang NOR	14
Tabel II.7 Tabel Kebenaran Gerbang XOR	14
Tabel II.8 Tabel Kebenaran Gerbang XNOR	15
Tabel II.9 Tabel Kebenaran Flip-Flop SR	16
Tabel II.10 Tabel Flip-Flop D	17
Tabel II.11 Tabel JK Flip-Flop	18
Tabel II.12 Tabel T Flip-Flop	18
Tabel II.13 Tabel Kebenaran <i>Register</i> Geser dengan <i>Input</i> 1101	19
Tabel II.14 Tabel Kebenaran Asynchronous <i>Counter</i> Biner 4-Bit	21
Tabel II.15 Tabel Kebenaran <i>Half Adder</i>	22
Tabel II.16 Tabel Kebenaran <i>Full Adder</i>	23
Tabel II.17 Tabel Kebenaran <i>Half Subtractor</i>	24
Tabel II.18 Tabel Kebenaran <i>Full Subtractor</i>	25
Tabel III.1 Alat Penelitian	30
Tabel III.2 Bahan Penelitian	30
Tabel III.3 Kebutuhan Fungsional dan Non Fungsional	33
Tabel IV.1 Penilaian SUS	80
Tabel IV.2 Perhitungan SUS	82
Tabel IV.3 Tabel Kebenaran Gerbang AND Teori	85
Tabel IV.4 Tabel Kebenaran Flip-Flop D Teori	86
Tabel IV.5 Tabel Kebenaran <i>Register</i> Geser Teori	87
Tabel IV.6 Tabel Kebenaran <i>Counter</i> Teori	88
Tabel IV.7 Tabel Kebenaran <i>Half Adder</i> Teori	90

DAFTAR RUMUS

	Halaman
Rumus II.1 Perhitungan Nilai SUS	29
Rumus IV.1 Perhitungan Nilai Rata-Rata SUS.....	83

DAFTAR SOURCE CODE

	Halaman
<i>Source Code IV.1 Main Menu</i>	43
<i>Source Code IV.2 Main Menu Manager</i>	44
<i>Source Code IV.3 Menu Swipe</i>	47
<i>Source Code IV.4 Materi manager</i>	48
<i>Source Code IV.5 Gerbang AND</i>	57
<i>Source Code IV.6 Flip-Flop D</i>	59
<i>Source Code IV.7 Register Geser</i>	61
<i>Source Code IV.8 Counter</i>	62
<i>Source Code IV.9 Half Adder</i>	63
<i>Source Code IV.10 Tabel AND</i>	66
<i>Source Code IV.11 Tabel Flip-Flop D</i>	67
<i>Source Code IV.12 Tabel Register Geser</i>	69
<i>Source Code IV.13 Tabel Counter</i>	71
<i>Source Code IV.14 Tabel Half Adder</i>	73

I. PENDAHULUAN

1.1 Latar Belakang

Elektronika digital merupakan mata kuliah yang wajib diambil dan ditempuh oleh seluruh mahasiswa jurusan teknik elektro di semester 5. Mata kuliah elektronika digital ini menjadi syarat agar mahasiswa mendapatkan gelar sarjana teknik elektro. Perkuliahan konvensional merupakan pembelajaran yang telah digunakan dari dahulu. Pada perkuliahan konvensional dosen cenderung lebih aktif daripada dengan mahasiswa. Perkuliahan konvensional menyebabkan proses pembelajaran yang dilakukan di kelas memiliki keterbatasan ruang dan waktu, sehingga kurang fleksibel bagi mahasiswa yang memiliki keadaan yang darurat [1]. Maka berdasarkan hal tersebut diperlukan suatu inovasi pembelajaran yang dapat mengatasi permasalahan tersebut. Perkembangan teknologi pembelajaran di era modern ini sangat dibutuhkan, karena teknologi semakin pesat berkembang. Pemanfaatan teknologi harus dilakukan dengan baik. Ide-ide kreatif bermunculan untuk sarana pembelajaran mahasiswa agar mudah dipahami dan nyaman dipelajari. Perkuliahan secara *online* membuat interaksi mahasiswa dengan dosen, dan juga interaksi mahasiswa dengan alat tidak dapat dilakukan. Oleh karena itu, dengan adanya pembatasan ini maka interaksi langsung secara fisik antara dosen dengan mahasiswa otomatis tidak dilakukan.

Kesempatan mahasiswa untuk mengetahui alat yang berhubungan dengan elektronika, secara langsung juga tidak dimungkinkan. Pembelajaran mahasiswa menjadi kurang lengkap, karena mahasiswa tidak punya pengalaman secara langsung berinteraksi dengan alat. Sehingga diangkatlah topik skripsi tentang *application learning* elektronika digital. Diharapkan dengan ini dapat menjadi satu

solusi untuk memperkaya materi mata kuliah elektronika digital dan mahasiswa lebih aktif dalam perkuliahan. Perkuliahan ini dialihkan secara *virtual*, sehingga mahasiswa mempunyai pemahaman materi yang maksimal. Oleh karena itu.

Berkaitan dengan masalah tersebut maka dibutuhkan sebuah alat (*tools*) untuk memudahkan mahasiswa belajar dan memahami materi tentang materi elektronika digital lebih jelas. Oleh sebab itu dibuatlah sebuah aplikasi, untuk membantu mahasiswa agar memiliki pemahaman yang baik serta mempunyai pengalaman berinteraksi langsung dengan aplikasi, dan terhadap komponen-komponen elektronik melalui *tool* tersedia pada aplikasi yang dapat dipelajari dengan mudah oleh semua kalangan. Salah satu aplikasi yang dapat digunakan yaitu aplikasi *logic gate*, aplikasi *logic gate* merupakan aplikasi yang dapat melakukan interaksi seperti memilih komponen, dan dapat memindah-mindah rangkaian elektronika. Aplikasi *logic gate* ini dibuat dengan program 3D Unity yang dapat menunjang pembelajaran yaitu aplikasi *learning* elektronika digital. 3D Unity merupakan program yang dapat diunduh dengan gratis, fitur-fitur lengkap dan ringan dijalankan pada *mobile phone*, sehingga diharapkan dapat meningkatkan pemahaman mahasiswa yang mengetahui gambaran kondisi alat yang sebenarnya yang ada pada laboratorium.

1.2 Tujuan Penelitian

Tujuan Penelitian adalah membuat aplikasi elektronika digital dalam bentuk aplikasi lab, untuk pengayaan materi perkuliahan elektronika digital pada program studi teknik elektro.

1.3 Perumusan Masalah

Perumusan masalah adalah bagaimana cara membuat aplikasi *learning* elektronika digital untuk membantu pengayaan materi perkuliahan?

1.4 Batasan Masalah

Batasan masalah adalah Materi perkuliahan elektronika digital pada program studi Teknik elektro Universitas Lampung. Aplikasi *logic gate* dibatasi 2 *input* untuk

gerbang logika, flip-flop, dan aritmetika. Pada *register* dan *counter* menggunakan *hexadecimal*.

1.5 Manfaat Penelitian

Manfaat yang diharapkan dari skripsi ini adalah dihasilkannya sebuah aplikasi lab yang berguna untuk seluruh pengguna. Aplikasi ini dapat membantu pembelajaran setiap pengguna aplikasi *logic gate*, dikarenakan dengan aplikasi ini dapat dipelajari pengguna. Aplikasi ini juga dapat dipelajari setiap waktu tanpa bergantian dengan pengguna lain dikarenakan setiap pengguna dapat mempunyai aplikasi ini dengan gratis, fitur dari aplikasi ini dapat digunakan secara *offline*. Aplikasi *logic gate* pembelajaran dapat dimudahkan.

1.6 Sistematika Penulisan

Sistematika penulisan skripsi ini adalah sebagai berikut:

BAB I. PENDAHULUAN

Pendahuluan membahas tentang: Latar belakang, tujuan penelitian, perumusan masalah, batasan masalah, manfaat penelitian, dan sistematika penulisan.

BAB II. TINJAUAN PUSTAKA

Pendahuluan membahas tentang: Kajian pustaka; Penelitian terkait; elektronika digital (Gerbang logika, flip-flop, *register*, *counter*, dan aritmetika); *Computer Aided Software Engineering Tools* (Unity 3D, C#); *user experience*; *usability*.

BAB III. METODOLOGI PENELITIAN

Penulis memaparkan waktu dan tempat, alat dan bahan, rangkaian sistem, metode penelitian *design science research*, diagram perancangan program, menu *interface* aplikasi, diagram alir kerja tabel kebenaran dan hasil yang diharapkan.

BAB VI. HASIL DAN PEMBAHASAN

Pengujian aplikasi dan menentukan *nilai system usability of scale* dari aplikasi dan kelayakan aplikasi.

BAB V. PENUTUP

Menjelaskan kesimpulan dari skripsi yang dilakukan dan saran yang didasarkan pada hasil data mengenai perbaikan dan perkembangan menuju lebih baik.

II. TINJAUAN PUSTAKA

2.1 Kajian Pustaka

Penelitian ini mengacu dari penelitian-penelitian sebelumnya tentang perancangan aplikasi lab.

Jurnal yang berjudul “*The Urgency of Virtual Tour for Sumatran Butterfly Conservation*” tentang pengembangan *virtual tour* di taman kupu-kupu yang berfokus pada penyebaran pengetahuan tentang konservasi kupu-kupu, dan bergantung pada pengalaman pengunjung saat melakukan pariwisata [2]. Taman Kupu-Kupu Gita Persada *virtual reality tour* mampu mereplikasi beberapa pengalaman kepada pengguna dalam mengunjungi tempat-tempat wisata *virtual*, melihat informasi tempat wisata *virtual*, dan memilih lokasi tempat wisata *virtual*.

Jurnal yang berjudul “*Labicom Labs: Remote and Virtual Solid-State Laser Lab, RF & Microwave Amplifier Remote and Virtual lab*” membahas tentang laboratorium penguat gelombang mikro dari *keysight teknologi* di *HSE Moscow Institute of Electronics and mekanika* yang terdiri dari generator sinyal RF, sinyal *analyzer* dan osiloskop *hi-end* [3]. Pada laboratorium penguat gelombang mikro, siswa menyelidiki parameter penguat gelombang mikro dengan mengumpulkan RF sinyal dari generator sinyal dan mengamati respon dalam domain waktu dengan osiloskop, sedangkan dalam domain frekuensi dengan menggunakan penganalisa sinyal.

Jurnal berjudul “*STEM Education With Atomic Structure Virtual lab for Learners with Special Education Needs*” membahas mengenai laboratorium *virtual* struktur atom yang digunakan dalam uji coba skala kecil, dilakukan di sekolah untuk siswa dengan kebutuhan khusus [4]. Laboratorium *virtual* struktur atom menempatkan

pelajar di pusat pembelajaran pengalaman melalui penerapan Pribadi, pembelajaran berbasis inkuiri, dan belajar secara mandiri. Metodologi penilaian didefinisikan oleh *newton pedagogical assessment committee*. Metodologi evaluasi melibatkan empat tahap sebelum dan empat tahap setelah berinteraksi dengan laboratorium *virtual* struktur atom. Empat tahap sebelum interaksi adalah: *Kuesioner Torrance Tests of Creative Thinking (TTCT)*; Kuesioner demografis; Pra-Tes pengetahuan; dan Afektif, keadaan dan sikap motivasi tentang STEM (*Science, Technologies, Engineering and Math*).

Jurnal berjudul “*Virtual lab Using Markerless Augmented Reality*” membahas tentang laboratorium yang melibatkan mesin listrik dengan daya tinggi, yang berbahaya. Konsep dari laboratorium *virtual* diperkenalkan untuk mengatasi masalah mesin listrik [5]. *Augmented Reality (AR)* adalah salah satu teknologi yang menarik yang dapat menghilangkan penghalang antara fisik dan *virtual* lingkungan, sehingga tercipta lingkungan *virtual*. AR untuk lab *virtual* ditunjukkan untuk bekerja dengan eksperimen dalam mengukur hambatan jangkar pada motor dc. Persiapan percobaan berhasil diimplementasikan menggunakan aplikasi 3D Unity dan pengembangan perangkat lunak inti AR.

Jurnal berjudul “*VLC-UM: A Novel Virtual laboratory using Machine Learning and Artificial Intelligence*” membahas tentang pengembangan laboratorium *virtual* yang dibentuk dengan media pembelajaran, materi, dan model [6]. Namun, tidak seorang pun yang telah mengembangkan laboratorium *virtual* pintar yang dapat mengikuti kemampuan penggunaannya yang dipribadikan. Studi ini bermaksud untuk mengembangkan *virtual lab* pintar yang diimplementasikan dalam praktik pada mesin listrik. *Virtual lab* pintar ini disebut VLC-UM. VLC-UM menggunakan algoritma kecerdasan buatan (AI) (rantai ke belakang) untuk mengetahui kemampuan mahasiswa yang akan mengambil materi praktikum. Penelitian ini memanfaatkan metode yang ada pada AI dan *machine learning*. Hasil pengujian dilakukan untuk mendapatkan akurasi pada setiap modul dan kategori pengguna *virtual lab* untuk materi pembelajaran kelistrikan mesin.

Jurnal berjudul “*Programming logical controllers using remote labs and virtual reality*” membahas sebuah proyek yang terdiri dari cara memprogram pengontrol logika melalui teknologi laboratorium jarak jauh di Tecnológico de Monterrey [7]. Ini merupakan inovasi pendidikan yang bertujuan untuk mengembangkan dasar keterampilan pemrograman PLC di mana siswa merancang jalur otomatisasi menggunakan metode yang berbeda seperti peta Karnaugh dan Grafcet. Platform ini memiliki sistem reservasi yang kuat yang memungkinkan, siswa untuk memilih jadwal yang sesuai untuk kegiatan mereka, dan menjamin penggunaan laboratorium secara eksklusif selama waktu yang dipilih. Melalui akun dan kata sandi, seseorang dapat memiliki akses ke sumber daya fisik yang dengannya dapat melakukan asesi kerja di laboratorium. Singkatnya, hasil memperkuat gagasan bahwa inovasi penerapan laboratorium jarak jauh dan realitas *virtual* mesin memberikan pengalaman belajar yang baik di bidang otomatisasi logis.

Keterbaruan penelitian yang dibuat adalah pengembangan aplikasi elektronika digital dengan fitur memilih, memindah-mindahkan komponen, membuat rangkaian dan terdapat materi tentang elektronika digital yang dapat dengan mudah dipelajari setiap saat. Program yang digunakan adalah 3D Unity dikarenakan memiliki fitur-fitur lengkap dan dijalankan ringan pada komputer.

Penelitian sebelumnya dapat dilihat pada Tabel II.1.

Tabel II.1 Penelitian Sebelumnya

No	Judul, Peneliti, dan Publikasi	Metode	Keterkaitan
1	<i>The Urgency of Virtual Tour for Sumatran Butterfly Conservation</i> Meizano Ardhi Muhammad; Gita Paramita Djausal; Martinus; Sony Ferbangkara; dan Alia Larasati. <i>conferences proceeding ICIIS 2021</i>	Metode pada penelitian antara lain motivasi, solusi desain, dan umpan balik. Motivasi akan merujuk pada harapan pengunjung. Solusi desain untuk pengembangan fitur tur <i>virtual</i> . Umpan balik diperlukan untuk mengukur kegunaan.	Hasilnya, sebagai daya tarik utama di Taman Kupu-Kupu Gita Persada adalah kupu-kupu, penting untuk menyediakan informasi/interaksi kupu-kupu. Beberapa fitur harus disediakan, seperti tampilan stereoskopik, dunia <i>virtual</i> 3D. <i>virtual reality tour</i> untuk <i>butterfly park</i> menyediakan pengalaman mengunjungi taman kupu-kupu dengan menyimpan aspek penting informasi.
2	<i>VLC-UM: A Novel Virtual laboratory using Machine Learning and Artificial Intelligence</i> Irawan Dwi Wahyono; hari Putranto; Khoirudin Asfani; AN Afandi; Sunarti. <i>International Seminar on Application for Technology of Information and Communication (iSemantic) 2019</i>	Penelitian ini menggunakan metode <i>machine learning</i> .	Hasil pengujian dilakukan untuk mendapatkan akurasi pada setiap modul dan kategori pengguna VL untuk materi pembelajaran kelistrikan mesin.

Tabel II.1 Penelitian Sebelumnya (Lanjutan)

No	Judul, Peneliti, dan Publikasi	Metode	Keterkaitan
3	<i>Virtual lab Using Markerless Augmented Reality</i> Abhishek. M.T; Aswin P. S; Akhil Nihal C; Ali Souban; Muhammedali Shafeeque K; Alana Vial. IEEE International Conference on Teaching, Assessment, and Learning for Engineering (TALE) 2018	Penelitian ini menggunakan metode <i>current odometry</i> dan <i>mapping</i>	Hambatan jangkar motor DC berhasil dihitung dengan melakukan percobaan. Eksperimen berhasil diimplementasikan menggunakan mesin Unity dan SDK inti AR
4	<i>Labicom Labs: Remote and Virtual Solid-State Laser Lab, RF&Microwave Amplifier Remote and Virtual lab</i> Igor Titov; Alexander Glotov; Yelizarov Andrey; dan Victor Petrov. International Conference on Remote Engineering and Virtual Instrumentation (REV) 2016	Peneletian ini menggunakan metode <i>hi-end penguat gelombang</i> .	Laboratorium yang disebutkan tersedia untuk layanan siaran langsung demonstrasi dari semua perangkat yang mendukung koneksi internet

Tabel II.1 Penelitian Sebelumnya (Lanjutan)

No	Judul, Peneliti, dan Publikasi	Metode	Keterkaitan
5	<i>STEM Education With Atomic Structure Virtual lab for Leaners with Special Education Needs</i> Ioana Ghergulescu; Tiina Lynch; Marilena Bratu; Arghir-Nicolae Moldovan; Cristina Hava Muntean; dan Gabriel Miro Muntean <i>International Conference on Education and New Learning Technologies 2018</i>	Penelitian ini menggunakan metodologi evaluasi termasuk kuesioner demografi dan kuesioner <i>Torrance Tests of Creative Thinking</i> (TTCT).	Hasil evaluasi menunjukkan bahwa kemampuan berpikir kreatif siswa meningkat secara signifikan dalam hal. Berbagai karakteristik mental seperti fluiditas, fleksibilitas dan orisinalitas.
6	<i>Programming logical controllers using remote labs and virtual reality</i> Jorge Alvares; Gabino Diaz; Manuel Macias <i>IEEE International Conference on Engineering Veracruz (ICEV) 2019</i>	Penelitian ini menggunakan metode peta Karnaugh dan Grafcet.	hasil memperkuat gagasan bahwa inovasi penerapan laboratorium jarak jauh dan realitas <i>virtual</i> mesin memberikan pengalaman belajar yang baik dibidang otomatisasi logis.

2.2 Elektronika Digital

Elektronik digital merupakan aplikasi dari aljabar boolean dan digunakan pada berbagai bidang seperti komputer, telepon seluler dan berbagai perangkat lain. Hal

ini karena elektronik digital mempunyai beberapa keuntungan, antara lain: Sistem digital mempunyai antarmuka yang mudah dikendalikan dengan komputer dan perangkat lunak, penyimpanan informasi jauh lebih mudah dilakukan dalam sistem digital dibandingkan dengan analog. Sistem digital juga memiliki beberapa kelemahan, yaitu: pada beberapa kasus sistem digital membutuhkan lebih banyak energi, lebih mahal dan rapuh. Hal yang dipelajari pada elektronika digital antara lain gerbang logika [8].

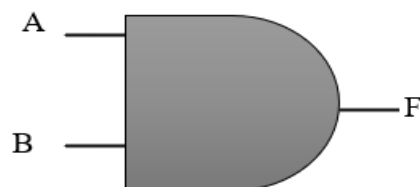
2.2.1 Gerbang Logika

Gerbang logika atau gerbang logika adalah suatu entitas dalam elektronika dan matematika Boolean yang mengubah satu atau beberapa masukan logika menjadi sebuah sinyal keluaran logika. Gerbang logika terutama diimplementasikan secara elektronis menggunakan dioda atau transistor, akan tetapi dapat pula dibangun menggunakan susunan komponen-komponen yang memanfaatkan sifat-sifat elektromagnetik (*relay*) [8].

Jenis gerbang logika antara lain:

- Gerbang AND

Gerbang AND memerlukan 2 masukan (*input*) untuk menghasilkan hanya 1 keluaran (*output*). Gerbang AND akan menghasilkan keluaran (*output*) logika 1 jika semua masukan (*input*) bernilai logika 1 dan akan menghasilkan keluaran (*output*) logika 0 jika salah satu dari masukan (*input*) bernilai logika 0. Simbol yang menandakan operasi gerbang logika AND adalah tanda titik (“.”) atau tidak memakai tanda sama sekali. Contohnya adalah $F = A.B$ atau $F = AB$. Gambar II.1 merupakan gerbang logika AND dan Tabel II.2 merupakan tabel kebenaran gerbang AND [9].



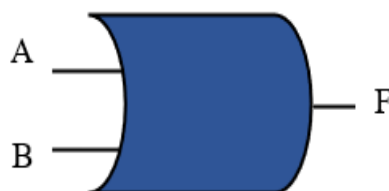
Gambar II.1 Gerbang Logika AND

Tabel II.2 Tabel Kebenaran Gerbang AND

A	B	F
0	0	0
0	1	0
1	0	0
1	1	1

- Gerbang OR

Gerbang OR memerlukan 2 masukan (*input*) untuk menghasilkan hanya 1 keluaran (*output*). Gerbang OR akan menghasilkan keluaran (*output*) 1 jika salah satu dari masukan (*input*) bernilai logika 1 dan jika ingin menghasilkan keluaran (*output*) logika 0, maka semua masukan (*input*) harus bernilai logika 0. Simbol yang menandakan operasi logika OR adalah tanda plus (“+”). Contohnya adalah $F = A + B$. Gambar II.2 merupakan gerbang logika OR dan Tabel II.3 merupakan tabel kebenaran OR [9].



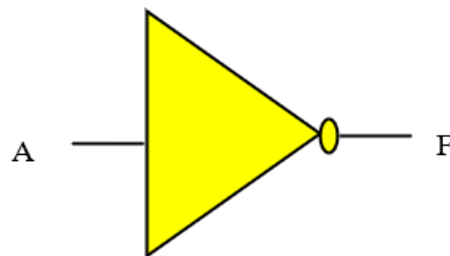
Gambar II.2 Gerbang Logika OR

Tabel II.3 Tabel Kebenaran Gerbang OR

A	B	F
0	0	0
0	1	1
1	0	1
1	1	1

- Gerbang NOT

Gerbang NOT hanya memerlukan sebuah masukan (*input*) untuk menghasilkan hanya 1 keluaran (*output*). Gerbang NOT disebut juga dengan inverter (pembalik) karena menghasilkan keluaran (*output*) yang berlawanan (kebalikan) dengan masukan atau *input*nya. Berarti jika ingin mendapatkan keluaran (*output*) dengan nilai logika 0 maka *input* atau masukannya harus bernilai logika 1. Gerbang NOT biasanya dilambangkan dengan simbol minus (“-“) di atas variabel *input*nya. Gambar II.3 merupakan gerbang logika NOT dan Tabel II.4 merupakan tabel kebenaran gerbang NOT [9].



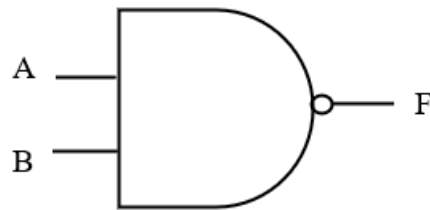
Gambar II.3 Gerbang Logika NOT

Tabel II.4 Tabel Kebenaran Gerbang NOT

A	F
0	1
1	0

- Gerbang NAND

Arti NAND adalah NOT AND atau bukan AND. Gerbang NAND merupakan kombinasi dari gerbang AND dan gerbang NOT yang menghasilkan kebalikan dari keluaran (*output*) gerbang AND. Gerbang NAND akan menghasilkan keluaran logika 0 apabila semua masukan (*input*) pada logika 1 dan jika terdapat sebuah *input* yang bernilai logika 0 maka akan menghasilkan keluaran (*output*) logika 1. Gambar II.4 merupakan gerbang logika NAND dan Tabel II.5 merupakan tabel kebenaran gerbang NAND [9].



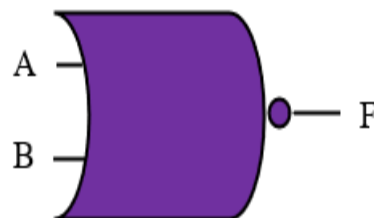
Gambar II.4 Gerbang Logika NAND

Tabel II.5 Tabel Kebenaran Gerbang NAND

A	B	F
0	0	1
0	1	1
1	0	1
1	1	0

- Gerbang NOR

Arti NOR adalah NOT OR atau bukan OR, gerbang NOR merupakan kombinasi dari gerbang OR dan gerbang NOT yang menghasilkan kebalikan dari keluaran (*output*) gerbang OR. Gerbang NOR akan menghasilkan keluaran logika 0 jika salah satu dari masukan (*input*) bernilai logika 1 dan jika ingin mendapatkan keluaran logika 1, maka semua masukan (*input*) harus bernilai logika 0. Gambar II.5 merupakan gerbang logika NOR dan Tabel II.6 merupakan tabel kebenaran gerbang NOR [9].



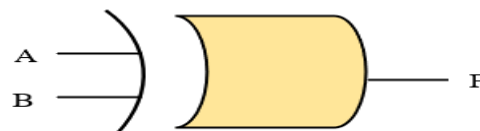
Gambar II.5 Gerbang Logika NOR

Tabel II.6 Tabel Kebenaran Gerbang NOR

A	B	F
0	0	1
0	1	0
1	0	0
1	1	0

- Gerbang XOR

XOR adalah singkatan dari *exclusive* OR yang terdiri dari 2 masukan (*input*) dan 1 keluaran (*output*) Logika. Gerbang XOR akan menghasilkan keluaran (*output*) logika 1 jika semua masukan-masukannya (*input*) mempunyai nilai logika yang berbeda. Jika nilai logika *input*nya sama, maka akan memberikan hasil keluaran logika 0. Gambar II.6 merupakan gerbang logika XOR dan Tabel II.7 merupakan tabel kebenaran gerbang XOR [9].



Gambar II.6 Gerbang Logika XOR

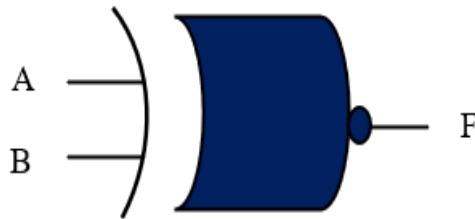
Tabel II.7 Tabel Kebenaran Gerbang XOR

A	B	F
0	0	0
0	1	1
1	0	1
1	1	0

- Gerbang XNOR

Gerbang XNOR juga terdiri dari 2 masukan (*input*) dan 1 keluaran (*output*). XNOR adalah singkatan dari *exclusive* NOR dan merupakan kombinasi dari gerbang XOR dan gerbang NOT. Gerbang XNOR akan menghasilkan keluaran (*output*) logika 1 jika semua masukan atau *input*nya bernilai logika yang sama dan akan menghasilkan keluaran (*output*) logika 0. Jika semua masukan atau *input*nya bernilai logika yang berbeda. Hal ini merupakan kebalikan dari

gerbang XOR (*exclusive OR*). Gambar II.7 merupakan gerbang logika XNOR dan Tabel II.8 merupakan tabel kebenaran gerbang XNOR [9].



Gambar II.7 Gerbang Logika XNOR

Tabel II.8 Tabel Kebenaran Gerbang XNOR

A	B	F
0	0	1
0	1	0
1	0	0
1	1	1

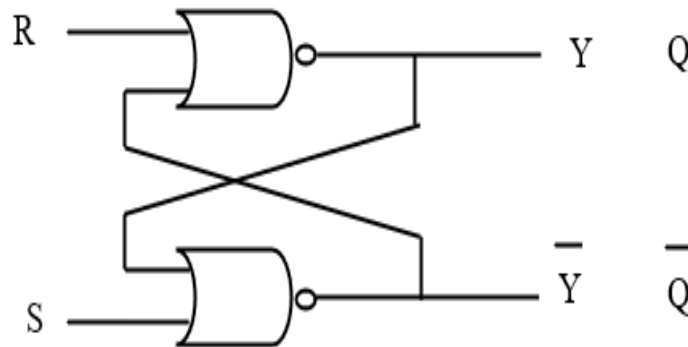
2.2.2 Flip-Flop

Flip-flop merupakan rangkaian elektronik yang memiliki dua arus stabil dan dapat digunakan untuk menyimpan informasi. Sebuah Flip-flop merupakan multivibrator bisa stabil. Dikatakan seperti itu dikarenakan kedua tingkat tegangan keluaran pada multivibrator tersebut adalah stabil dan hanya mengubah situasi tingkat tegangan keluaran saat dipicu, Flip flop mempunyai 2 *output* yaitu, salah satunya merupakan komplemen *output* yang lain keluaran flip flop berupa tegangan rendah atau tinggi, Nilai rendah bernilai 0 sedangkan tinggi bernilai 1. Flip-flop dibagi menjadi 4 antara lain: flip-flop SR, flip-flop D, flip-flop T dan flip-flop JK.

- Flip-flop SR

RS flip-flop ini adalah dasar dari semua flip-flop yang memiliki 2 gerbang *inputan*/masukan yaitu R dan S. R artinya “*reset*” dan S artinya “*set*”. Flip-flop yang satu ini mempunyai 2 keluaran/*output* yaitu Q dan Q'. Rangkaian flip-flop

SR dapat dilihat pada gambar II.8 sedangkan tabel kebenaran flip-flop SR dapat dilihat pada Tabel II.9 [9].



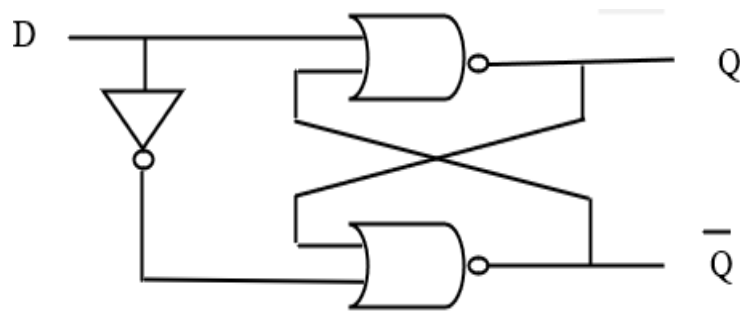
Gambar II.8 Rangkaian Flip-Flop SR

Tabel II.9 Tabel Kebenaran Flip-Flop SR

R	S	Q	Q̄
0	0	Nilai terakhir	
0	1	1	0
1	0	0	1
1	1	Terlarang	

- Flip-flop D

D flip-flop merupakan salah satu jenis flip-flop yang dibangun dengan menggunakan flip-flop RS. Perbedaan dengan flip-flop RS terletak pada *inputan* R, pada D flip-flop *inputan* R terlebih dahulu diberi gerbang NOT. maka setiap masukan ke D Flip ini akan memberi keadaan yang berbeda pada *input* RS, dengan demikian hanya terdapat 2 keadaan “*set*” dan “*reset*” S=0 dan R=1 atau S=1 dan R=0, jadi dapat di isi. Berikut adalah gambar dari simbol dan *data sheet* D flip-flop. Rangkaian D flip-flop dapat dilihat pada gambar II.9 sedangkan tabel kebenaran flip-flop D dapat dilihat pada Tabel II.10 [9].



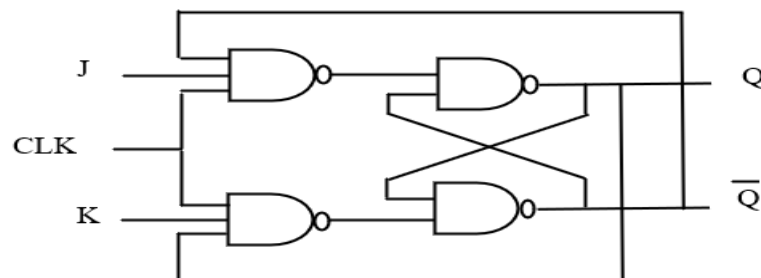
Gambar II.9 Rangkaian D Flip-Flop

Tabel II.10 Tabel Flip-Flop D

<i>Input</i>		<i>Output</i>	
D		Q	\bar{Q}
0		0	1
1		1	0

- Flip-Flop JK

Flip-flop JK berasal dari nama masukannya, yaitu J dan K. Masukan J dan K disebut masukan pengendali karena menentukan apa yang dilakukan oleh flip-flop pada saat suatu pinggiran pulsa positif tiba. Flip-flop ini juga digunakan untuk mengatasi kelemahan dari flip-flop RS, yang tidak mengijinkan pemberian masukan $R=S=1$. Rangkaian flip-flop JK dapat dilihat pada gambar Gambar II.10 sedangkan tabel kebenaran flip-flop JK dapat dilihat pada Tabel II.11 [9].



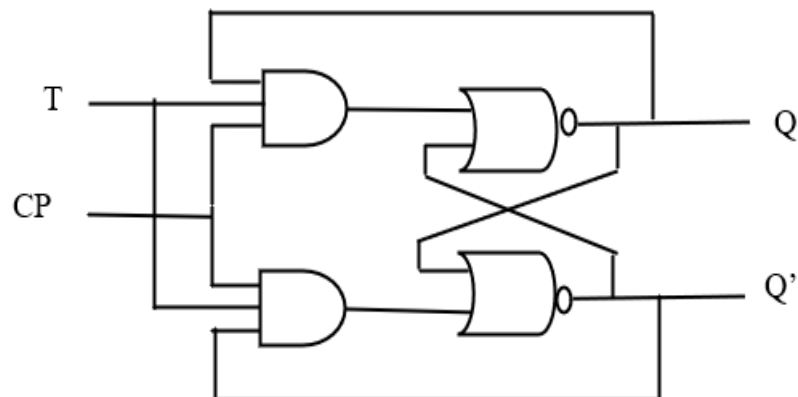
Gambar II.10 Rangkaian JK Flip-Flop

Tabel II.11 Tabel JK Flip-Flop

CLK	J	K	Q	Q'
0	0	0	<u>Keadaan terakhir</u>	
↑	1	0	1	0
↑	0	1	0	1
↑	1	1	<u>Keadaan terakhir</u>	

- Flip-flop T

T Flip-flop merupakan rangkaian flip-flop yang telah dibuat dengan menggunakan flip-flop J-K yang kedua *inputnya* dihubungkan menjadi satu maka akan diperoleh flip-flop yang memiliki sifat membalik *output* sebelumnya jika *inputannya* tinggi dan *outputnya* akan tetap jika *inputnya* rendah. Rangkaian flip-flop T dapat dilihat pada Gambar II.11 sedangkan tabel kebenaran flip-flop T dapat dilihat pada Tabel II.12 [9].



Gambar II.11 Rangkaian T Flip-Flop

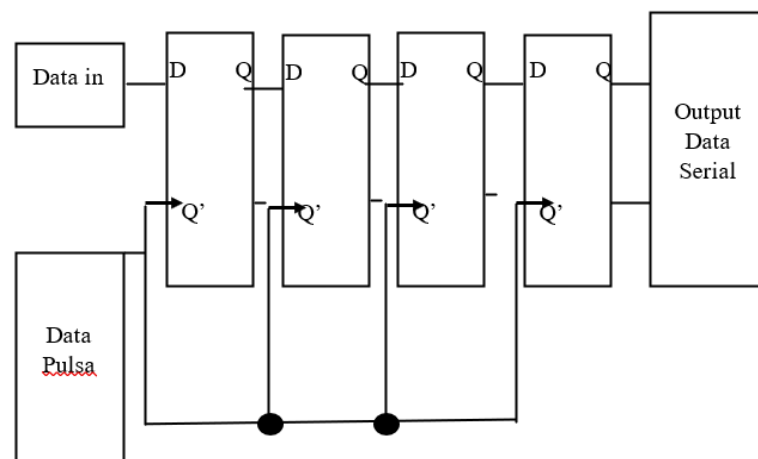
Tabel II.12 Tabel T Flip-Flop

T	Q	Q'
0	0	0
1	0	1
0	1	1
1	1	0

2.2.3 Register

Register merupakan blok logika yang sangat penting dalam sistem digital. *Register* sering digunakan untuk menyimpan secara sementara informasi biner yang muncul pada keluaran sebuah metrik pengkodean. Disamping itu *register* sering digunakan menyimpan (sementara) data biner yang di kode. Oleh sebab itu *register* membentuk suatu kaitan yang sangat penting antara sistem digital utama dan kanal-kanal masukan atau keluaran [10].

Register geser dasar *register* empat-bit dapat dirangkai dengan menggunakan empat D flip-flop. Seperti yang diperlihatkan di bawah ini. Selama pulsa *clock*, satu bit ditransmisikan dari kiri ke kanan. Menerima suatu kata data menjadi 1001. Rangkaian *register* geser dapat dilihat pada Gambar II. 12 dan tabel kebenaran *register* geser dapat dilihat pada Tabel II. 13 [10].



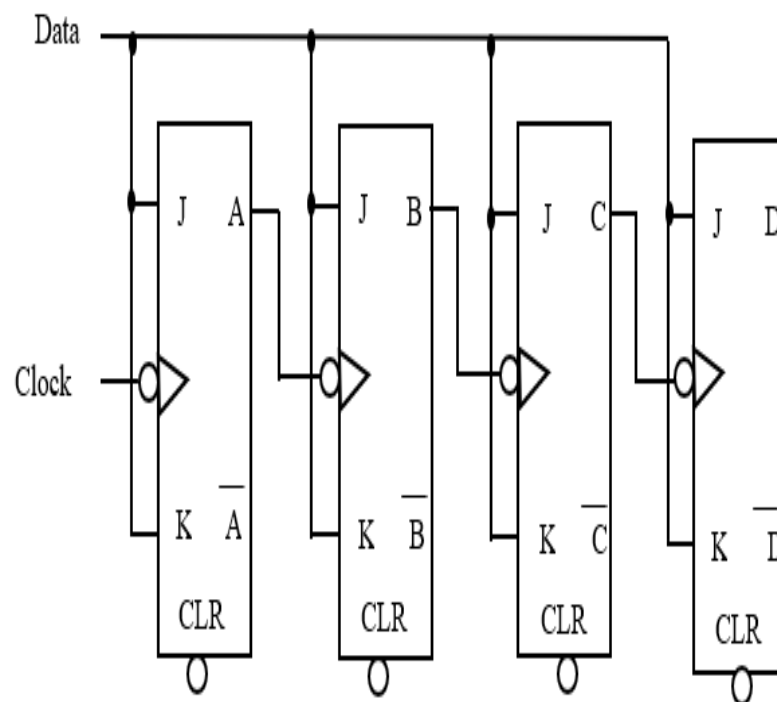
Gambar II.12 Rangkaian *Register* Geser

Tabel II.13 Tabel Kebenaran *Register* Geser dengan *Input* 1101

<i>Clock</i>	<i>In</i>	<i>Q1</i>	<i>Q2</i>	<i>Q3</i>	<i>Q4</i>
0	0	0	0	0	0
1	1	1	0	0	0
2	0	0	1	0	0
3	1	1	0	1	0
4	1	1	1	0	1

2.2.4 Counter

Counter yang juga disebut dengan pencacahan merupakan rangkaian logika sekuensial yang digunakan untuk menghitung jumlah pulsa yang diberikan pada bagian masukan. *Counter* digunakan di berbagai operasi aritmetika, pembagi frekuensi, penghitung jarak, penghitung kecepatan, dan yang lain lain. Pengembangan *counter* sering digunakan pada instrumen ilmiah, kontrol industri, komputer, alat komunikasi, dan sebagainya. Umumnya *counter* diciptakan dari deretan flip-flop yang dimanipulasi dengan menggunakan peta Karnaugh, sehingga masukan yang masuk dapat dihitung sesuai dengan rancangan. Rangkaian *asynchronous counter biner* dapat dilihat pada Gambar II. 13 dan tabel kebenaran *asynchronous counter biner* dapat dilihat pada Tabel II.14 [10].



Gambar II.13 Rangkaian Asynchronous Counter Biner 4- Bit

Tabel II.14 Tabel Kebenaran Asynchronous Counter Biner 4-Bit

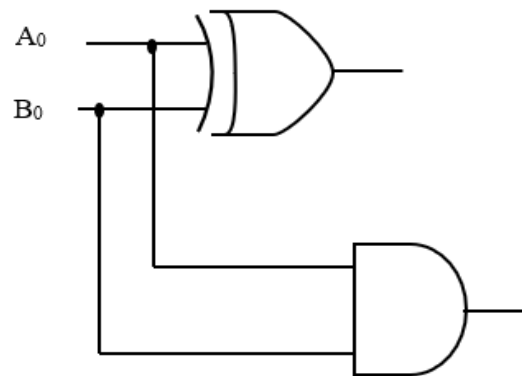
Pulsa <i>clock</i> ke-	D	C	B	A
1	0	0	0	0
2	0	0	0	1
3	0	0	1	0
4	0	0	1	1
5	0	1	0	0
6	0	1	0	1
7	0	1	1	0
8	0	1	1	1
9	1	0	0	0
10	1	0	0	1
11	1	0	1	0
12	1	0	1	1
13	1	1	0	0
14	1	1	0	1
15	1	1	1	0
16	1	1	1	1

2.2.5 Aritmetika

Semua operasi dan prosedur aritmetika yang tercakup dalam bagian sebelumnya dapat diimplementasikan menggunakan penambah yang dibentuk dari gerbang logika dasar. Dalam sejumlah besar digit dapat menggunakan sirkuit integrasi skala menengah, yang sebenarnya memiliki beberapa penambah dalam satu paket terintegrasi. Rangkaian aritmetika antara lain:

- *Half adder*

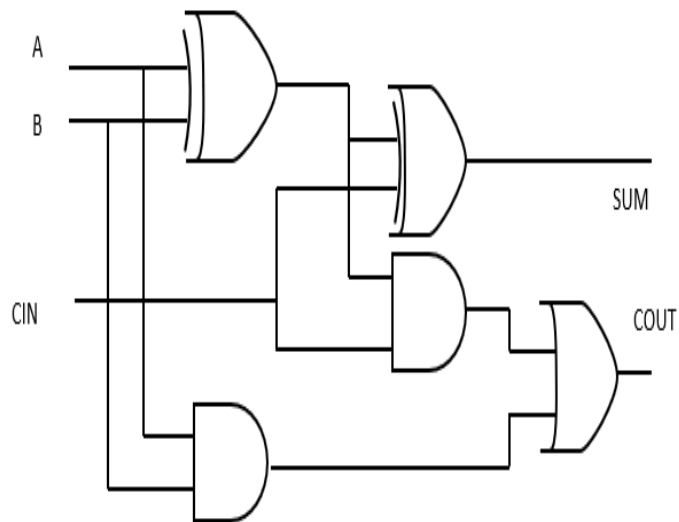
Sebuah rangkaian *adder* terdiri dari *half adder* dan *full adder*. *Half adder* menjumlahkan dua buah bit *input*, dan menghasilkan nilai jumlah dan nilai lebihnya. *Half adder* diletakkan sebagai penjumlahan dari bit-bit terendah. Rangkaian *half adder* dapat dilihat pada Gambar II.14 sedangkan tabel kebenaran *half adder* dapat dilihat pada Tabel II.15 [10].

Gambar II.14 Rangkaian *Half Adder*Tabel II.15 Tabel Kebenaran *Half Adder*

A0	B0	S	Cout
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

- *Full adder*

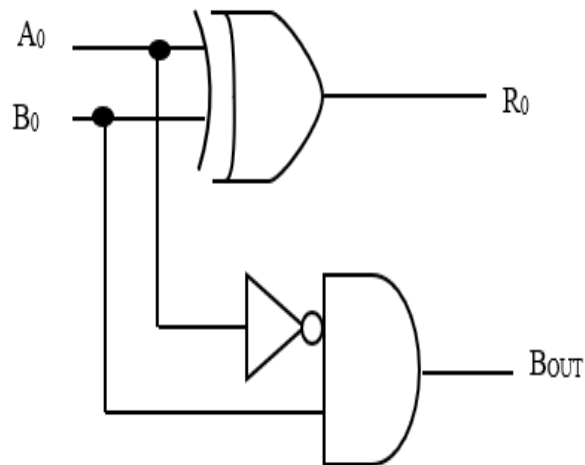
Sebuah *full adder* menjumlahkan dua bilangan yang telah dikonversikan menjadi bilangan-bilangan biner. Masing-masing bit pada posisi yang sama saling dijumlahkan. *Full adder* sebagai penjumlahan pada bit-bit selain yang terendah. *Full adder* menjumlahkan dua bit *input* ditambahkan dengan nilai *carry-out* dari Penjumlahan bit sebelumnya. *Output* dari *full adder* adalah hasil penjumlahan dan bit kelebihan (*carry out*). Rangkaian *full adder* dapat dilihat pada Gambar 2.15 sedangkan tabel kebenaran *full adder* dapat dilihat pada Tabel 2.16 [11] .

Gambar II.15 Rangkaian *Full Adder*Tabel II.16 Tabel Kebenaran *Full Adder*

Masukan			Keluaran	
A	B	C _{IN}	SUM	C _{OUT}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

- *Half subtractor*

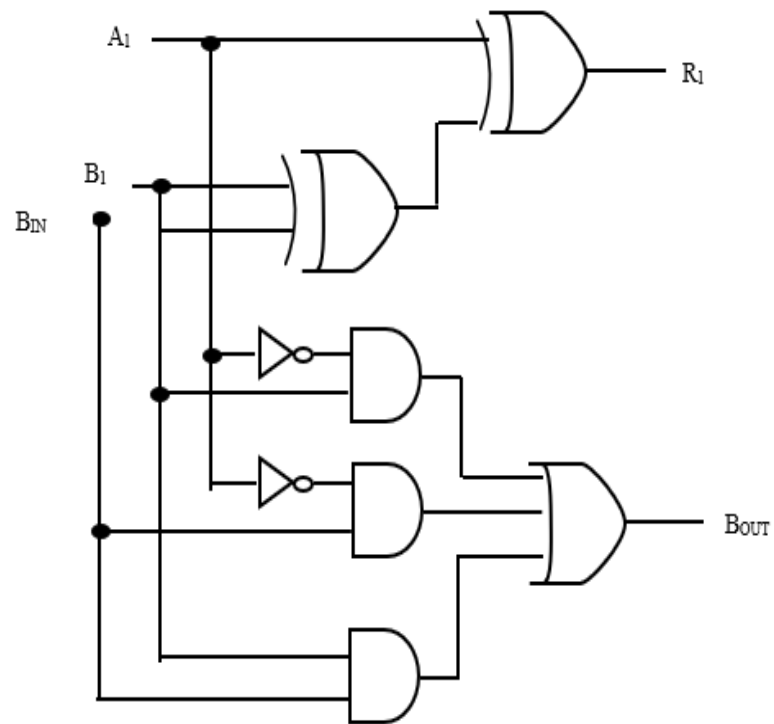
Sebuah *subtractor* terdiri dari *half subtractor* dan *full subtractor*. *Half subtractor* mengurangkan dua buah bit *input*, dan menghasilkan nilai hasil pengurangan (*remain*) dan nilai yang dipinjam (*borrow out*). *Half subtractor* diletakkan sebagai pengurang dari bit-bit terendah. Rangkaian *half subtractor* dapat dilihat pada Gambar 2.16 sedangkan tabel kebenaran *half subtractor* dapat dilihat pada Tabel 2.17 [10].

Gambar II.16 Rangkaian *Half Subtractor*Tabel II.17 Tabel Kebenaran *Half Subtractor*

<i>Input</i>		<i>Output</i>	
A_0	B_0	R_0	B_{Out}
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

- *Full subtractor*

Full subtractor mengurangkan dua bilangan yang telah dikonversikan menjadi bilangan-bilangan biner. Masing-masing bit pada posisi yang sama saling dikurangkan. *Full subtractor* mengurangkan dua bit *input* dan nilai *borrow out* dari pengurangan bit sebelumnya *output* dari *full subtractor* adalah hasil pengurangan (*remain*) dan bit pinjamannya (*borrow out*). Rangkaian *full subtractor* dapat dilihat pada Gambar II.17 sedangkan tabel kebenaran *full subtractor* dapat dilihat pada Tabel II.18 [10].

Gambar II.17 *Full Subtractor*Tabel II.18 Tabel Kebenaran *Full Subtractor*

<i>INPUT</i>			<i>OUTPUT</i>	
A1	B1	B in	R1	B out
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

2.3 Computer Aided Software engineering Tools

Aplikasi yang digunakan untuk mendesain dan merancang aplikasi ini adalah Unity 3D. Bahasa yang digunakan untuk digunakan adalah bahasa C#. Berikut adalah penjelasan mengenai Unity 3D dan C#.

2.3.1 Unity 3D

Unity 3D adalah sebuah *game engine* yang berbasis *cross-platform*. Unity dapat digunakan untuk membuat sebuah game yang bisa digunakan pada perangkat komputer, ponsel pintar android, iPhone, ps3, dan bahkan x-box. Unity adalah sebuah *tool* yang terintegrasi untuk membuat game, arsitektur bangunan dan simulasi. Unity bisa untuk games pc dan games *online*. Games *Online* diperlukan sebuah *plugin*, yaitu Unity web *player*, sama halnya dengan *flash player* pada *browser*. Unity tidak dirancang untuk proses desain atau *modelling*, dikarenakan Unity bukan *tool* untuk mendesain. Jika ingin mendesain, menggunakan 3D editor lain seperti 3dsmax atau *blender*. Gambar II.18 merupakan Aplikasi 3D Unity [12].



Gambar II.18 Aplikasi 3D Unity

2.3.2 C#

C# atau yang dibaca *C sharp* adalah bahasa pemrograman sederhana yang digunakan untuk tujuan umum, dalam artian bahasa pemrograman ini dapat digunakan untuk berbagai fungsi misalnya untuk pemrograman *server side* pada *website*, membangun aplikasi *desktop* maupun *mobile*, pemrograman game dan sebagainya. C# juga bahasa pemrograman yang berorientasi objek, jadi C# juga mengusung konsep objek seperti *inheritance*, *class*, *polymorphism* dan *encapsulation*. Gambar II.19 Merupakan *icon* bahasa C# [13].



Gambar II.19 *Icon* Bahasa C#

2.4 *User Experience (UX)*

User experience adalah pengalaman yang dihasilkan oleh suatu aplikasi bagi penggunanya. Pengalaman tersebut berkaitan dengan perasaan yang dialami pengguna saat berinteraksi dengan aplikasi. *UX design* merupakan proses desain dengan melakukan pendekatan pada pengguna. dengan demikian, produk (dalam hal ini aplikasi) yang diciptakan bisa memenuhi kebutuhan dan kenyamanan pengguna. Pengertian dari *user experience*, selanjutnya harus memahami tujuan *user experience* sebenarnya. Berikut ini merupakan beberapa tujuan utama dari penggunaan UX untuk mendukung kinerja produk:

- Memberikan pengalaman yang baik dan menyenangkan pada pengguna.
- Membantu *user* dalam mendapatkan informasi dan tujuan pada aplikasi [14]

2.5 *System Usability of Scale(SUS)*

System usability of scale merupakan salah satu alat yang digunakan untuk mengukur nilai dari kegunaan sebuah aplikasi. Terdiri dari 10 item kuesioner dengan lima pilihan jawaban untuk responden; dari Sangat setuju hingga Sangat tidak setuju. Awalnya dibuat oleh John Brooke pada tahun 1986, alat ini memungkinkan untuk mengevaluasi berbagai macam produk dan layanan, termasuk perangkat keras, perangkat lunak, perangkat seluler, situs web, dan aplikasi [15].

Manfaat menggunakan SUS.

SUS telah menjadi standar industri, dengan referensi lebih dari 1300 artikel dan publikasi. Manfaat yang tercatat dari penggunaan SUS antara lain:

- Merupakan skala yang sangat mudah untuk diberikan kepada peserta.
- Dapat digunakan pada ukuran sampel kecil dengan hasil yang dapat diandalkan.
- Valid - secara efektif dapat membedakan antara sistem yang dapat digunakan dan yang tidak dapat digunakan.

Pertimbangan saat menggunakan SUS.

Jika mempertimbangkan untuk menggunakan SUS, ingatlah hal-hal berikut ini:

- Sistem penilaian agak rumit.
- skor tersebut dalam skala 0-100, untuk menafsirkannya sebagai persentase, padahal tidak.
- Cara terbaik untuk menginterpretasikan hasil Anda adalah dengan "menormalkan" skor untuk menghasilkan peringkat persentil.
- SUS tidak bersifat diagnostik - penggunaannya adalah untuk mengklasifikasikan kemudahan penggunaan situs, aplikasi, atau lingkungan yang sedang diuji.

Skala Kegunaan Sistem.

Ketika SUS digunakan, peserta diminta untuk menilai 10 item berikut dengan salah satu dari lima respons yang berkisar dari Sangat Setuju hingga Sangat Tidak Setuju:

1. Apakah akan sering menggunakan sistem ini?
2. Apakah sistem ini tidak terlalu rumit?
3. Apakah sistem ini mudah digunakan?
4. Apakah memerlukan dukungan dari orang teknis untuk dapat menggunakan sistem ini?
5. Apakah mendapati berbagai fungsi dalam sistem ini terintegrasi dengan baik?
6. Apakah terlalu banyak ketidakkonsistenan dalam sistem ini?
7. Apakah membayangkan bahwa kebanyakan orang akan belajar menggunakan sistem ini dengan sangat cepat?
8. Apakah menemukan sistem ini sangat rumit untuk digunakan?
9. Apakah merasa sangat percaya diri menggunakan sistem ini?

10. Apakah perlu belajar banyak hal sebelum saya bisa menggunakan sistem ini? Pada *system usability scale* memiliki nilai hasil akhir 68-81, maka aplikasi sudah cukup bahkan lebih memuaskan penilaiannya [15].

Rumus 1 merupakan penjelasan perhitungan dari *system usability of scale*.

Perhitungan nilai sus = $(X + Y) \times 2,5$.

X = Jumlah poin untuk semua pertanyaan bernomor ganjil – 5 (pertanyaan positif).

Y = 25 – Jumlah poin untuk semua pertanyaan bernomor genap (pertanyaan Negatif).

..... (II.1)

Rumus II.1 Perhitungan Nilai SUS

III. METODOLOGI PENELITIAN

3.1 Waktu dan Tempat Penelitian

Penelitian ini dilakukan pada bulan November 2022 hingga Mei 2023 yang bertempat di Laboratorium Telekomunikasi Jurusan Teknik Elektro Universitas Lampung.

3.2 Alat dan Bahan

Alat dan bahan yang digunakan dalam Penelitian ini dapat dilihat pada Tabel III.1 dan Tabel III.2.

Tabel III.1 Alat Penelitian

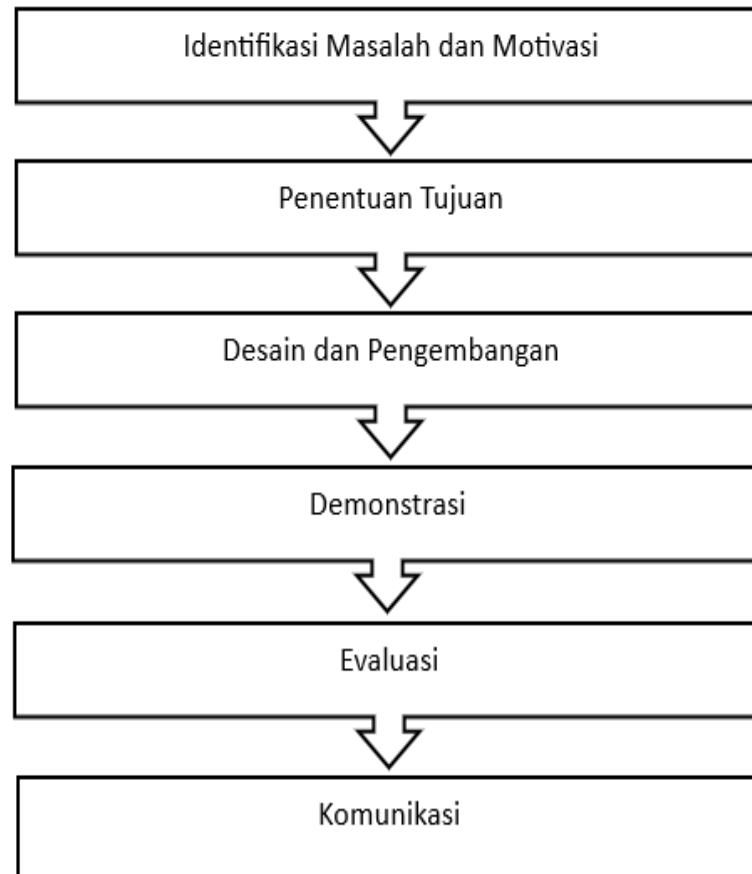
No	Alat	Justifikasi penggunaan	Spesifikasi
1	Laptop/PC	Merancang sistem yang akan dibuat serta menyusun algoritma program.	Asus TUF A15, amd ryzen 7, rtx 3050, dan ram 16 gb.
2	<i>Software</i> Unity 3D	Membuat aplikasi dan simulasi alat.	3D Unity versi 2021.3.21f1.
3	<i>Smart Phone</i>	Menjalankan aplikasi setelah uji coba pada simulasi pada 3D Unity.	Xiaomi note 5 pro ram 4 gb,rom 64.
4	Kabel USB	Memindahkan file dari laptop ke smartphone	kabel usb tipe b

Tabel III.2 Bahan Penelitian

No	Bahan	Justifikasi penggunaan
1	Bahan ajar elektronika digital	Digunakan untuk bahan belajar pada aplikasi.
2	Bahasa C#	Bahasa yang digunakan untuk pembuatan program/aplikasi.

3.3 Metode Penelitian

Penelitian ini menggunakan metode *Design Science Research Methodology*. Penentuan *design science* mencakup antara lain adalah identifikasi masalah dan motivasi, definisi tujuan untuk solusi dari sebuah permasalahan, desain dan pengembangan, *demonstrasi*, evaluasi, dan komunikasi [16]. Konsep penelitian untuk *design science research* dapat dilihat pada Gambar III.1 berikut:



Gambar III.1 Konsep Metode Penelitian untuk *Design Science Research*

3.3.1 Identifikasi Masalah

- Luaran : Laporan formulasi masalah.
- Indikator : Terpetakan permasalahan yang perlu dicari.

Masalah yang muncul adalah kurang pemahannya materi perkuliahan elektronika digital, sehingga diperlukan suatu cara yang dapat mengurangi ketertinggalan mahasiswa dalam perkuliahan.

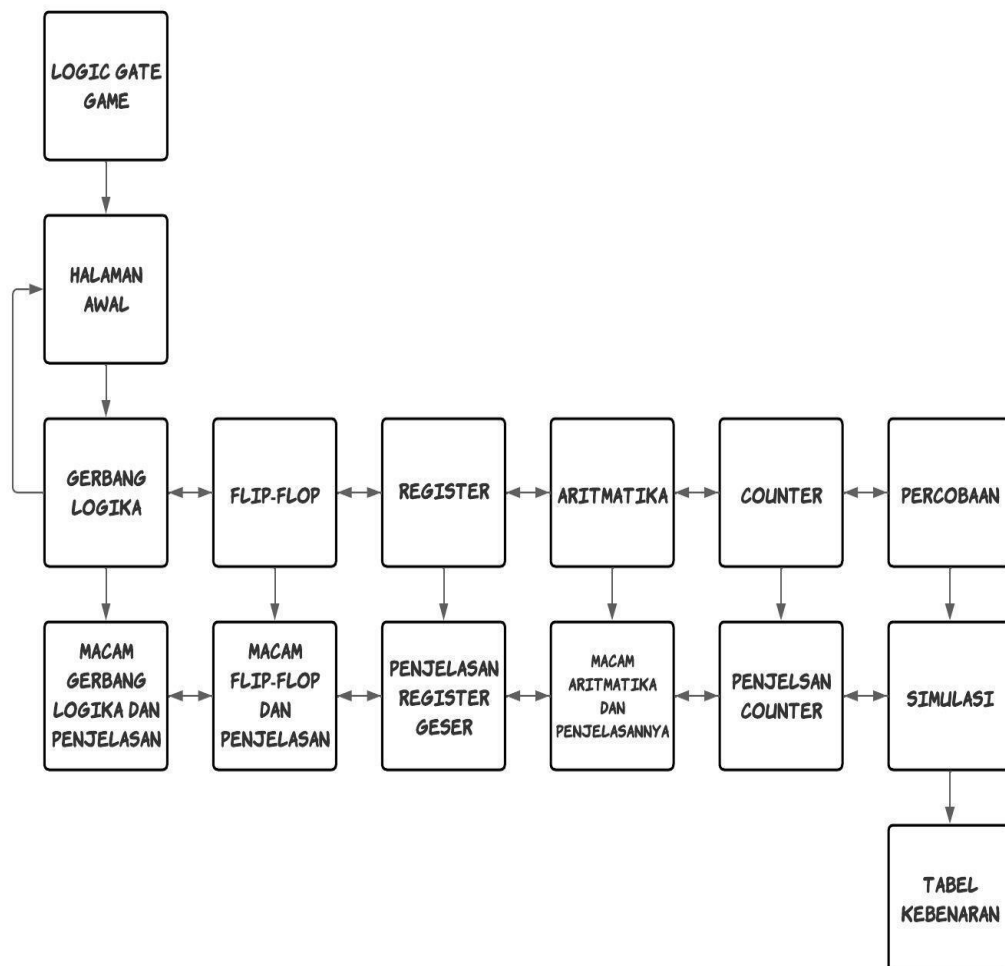
3.3.2 Penentuan Tujuan

- Luaran : Aplikasi pembelajaran.
- Indikator : Terciptanya aplikasi pembelajaran yang dapat membantu dalam perkuliahan.

simulasi dan membuat aplikasi praktikum elektronika digital dalam bentuk aplikasi lab, untuk pengayaan materi perkuliahan elektronika digital jurusan teknik elektro.

3.3.3 Perancangan sistem alir program

Rangkaian sistem yang dijalankan saat pengguna mulai membuka aplikasi. Gambar III.2 merupakan menu *interface* dari aplikasi.



Gambar III.2 Menu *Interface* Aplikasi

Penjelasan mengenai menu *interface* aplikasi:

Pada saat membuka aplikasi *logic gate* game ini, maka langsung akan muncul halaman utamanya. Pada halaman utama memiliki beberapa menu, yaitu: Menu Beranda, Gerbang Logika, Flip-Flop, *Register*, Aritmetika, *Counter* dan Percobaan. Menu Gerbang Logika berisi macam gerbang logika dan penjelasan yang sedang dibuka. Menu Flip-Flop berisi mengenai macam Flip-Flop dan penjelasannya. Pada Menu *Register* berisi mengenai penjelasan rangkaian *Register* geser. Menu Aritmetika berisi mengenai macam Aritmetika dan penjelasannya. Menu Percobaan berisi mengenai simulasi percobaan rangkaian elektronika, dan setelah melakukan simulasi percobaan maka dilanjutkan ke perhitungan tabel kebenaran dengan memasukkan nilai pada tabel yang telah tersedia.

- Kebutuhan fungsional dan non fungsional

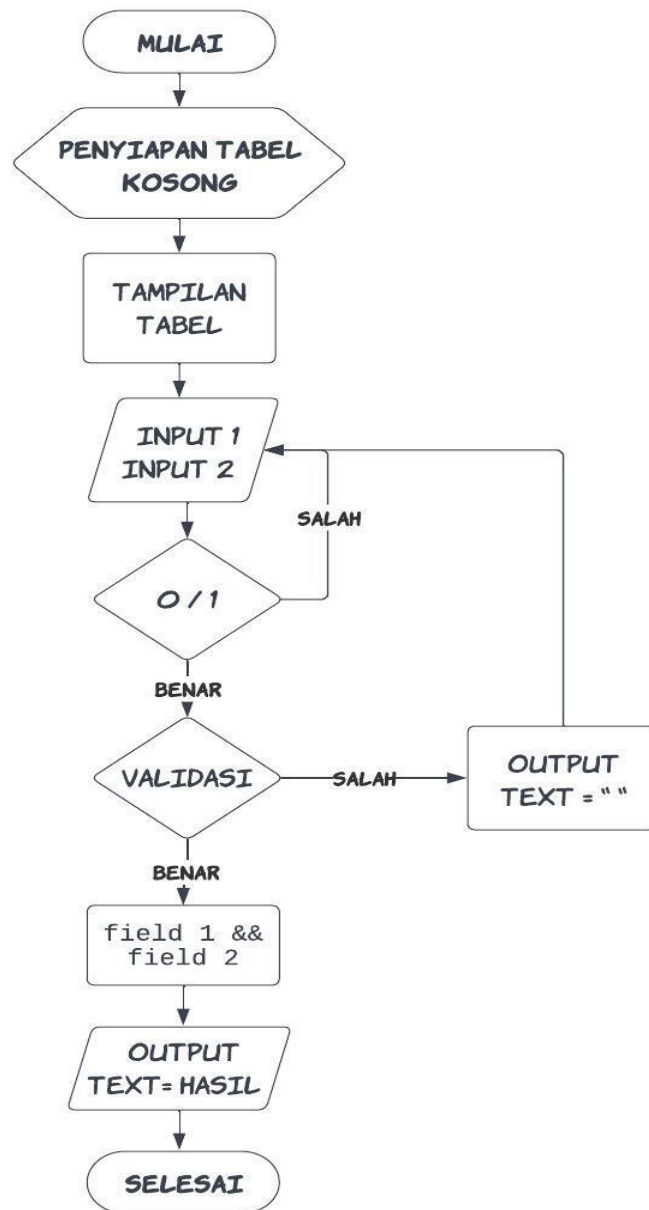
Kebutuhan fungsional dan non fungsional dapat dilihat pada tabel III.3.

Tabel III.3 Kebutuhan Fungsional dan Non Fungsional

no	Fungsional
1.	Pengguna dapat melakukan simulasi dan perhitungan tabel kebenaran elektronika digital.
2.	Pengguna dapat mempelajari materi mata kuliah elektronika digital.
no	Non Fungsional
1.	Tersedia menu untuk navigasi aplikasi <i>logic gate</i> .
2.	Tersedia informasi pengembang aplikasi.
3.	Tersedia fitur <i>drag and drop</i> pada saat simulasi.

- **Diagram alir kerja program**

Diagram alir kerja program yang dibuat, gambar III.3 merupakan diagram alir program.



Gambar III.3 Diagram Alir Kerja Program Tabel Kebenaran Gerbang AND

Diagram kerja program di atas menjelaskan tentang langkah awal setelah selesai simulasi percobaan yang dilanjutkan pengisian tabel kebenaran. Disediakan tabel kebenaran yang telah disediakan tabel kosong untuk memasukkan nilai. Terdiri dari 2 *input* tabel 1 dan tabel 2 batasan yang dimasukkan hanya angka 1/0, jika *input* nilai selain 0 dan 1 maka akan memasukkan nilai lagi ke tabel. Langkah selanjutnya

setelah benar nilai masukannya menuju validasi jika salah validasi nya akan kembali ke *input* nilai, dan jika benar melakukan perhitungan antara tabel 1 dan tabel 2. Selanjutnya eksekusi nilai dari hasil perhitungan akan muncul nilai.

3.3.3.1 Perancangan Aplikasi

- Menu tampilan aplikasi

Gambar III.4 merupakan desain menu awal pada saat pengoperasian aplikasi saat mulai dijalankan pada *Handphone*.



Gambar III.4 Menu Awal

- Menu pemilihan materi

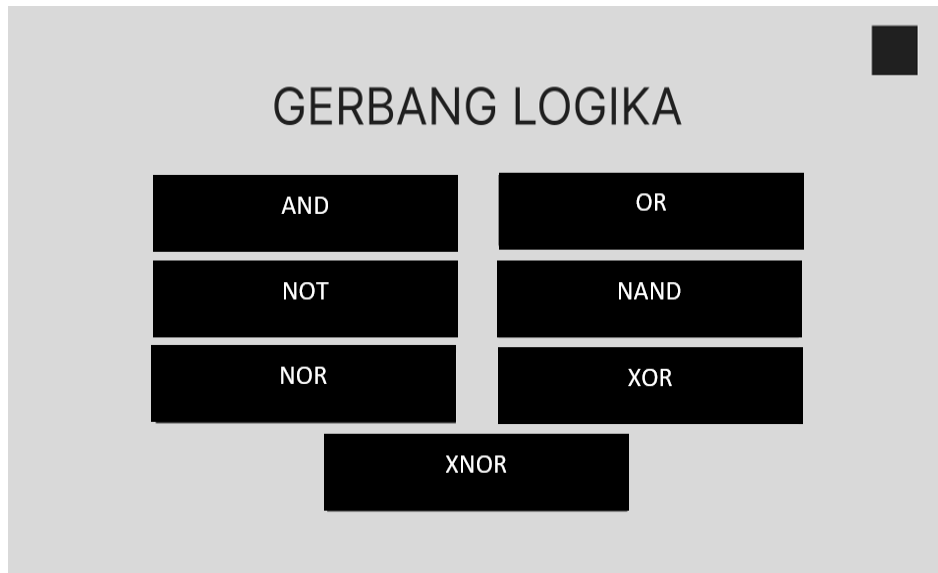
Gambar III.5 merupakan pemilihan materi yang ingin dipilih antara lain dari gerbang logika hingga Percobaan. Pengguna dapat memilih materi yang diinginkan.



Gambar III.5 Pemilihan Materi

- Menu sub bab

Gambar III.6 merupakan pemilihan subbab sebagai contoh untuk sub bab di bawah ini adalah gerbang logika yang terdiri dari tujuh materi.



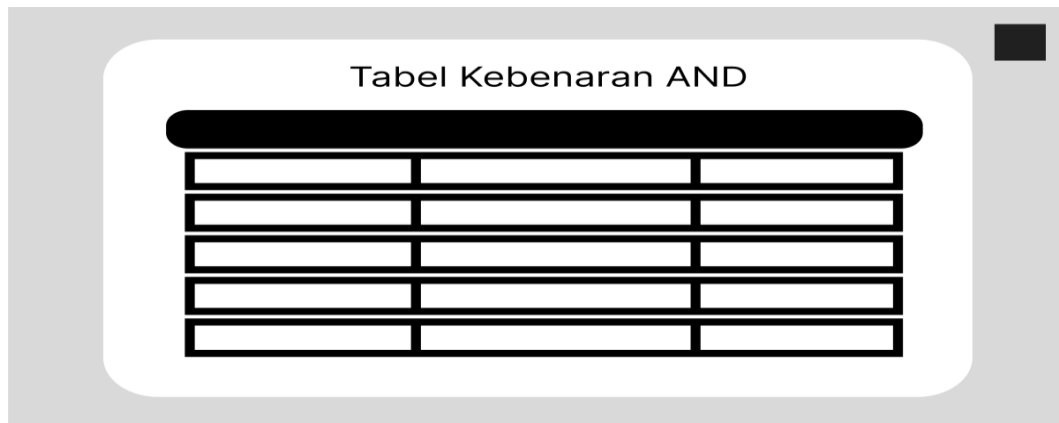
Gambar III.6 Sub Bab Materi

- Gambar dan penjelasan materi

Gambar III.7 dan gambar III.8 merupakan contoh untuk penjelasan gambar, materi, dan tabel kebenarannya, untuk contohnya adalah gerbang AND. Ditampilkan untuk pengguna yang menjalankan gerbang logika.



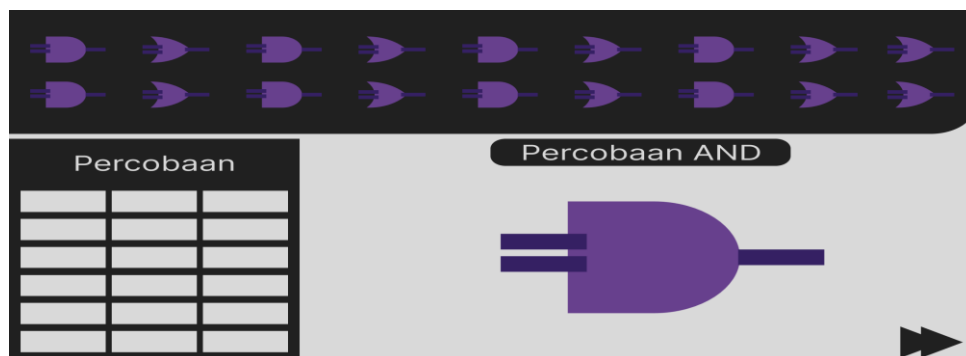
Gambar III.7 Penjelasan pada Sub Bab Materi



Gambar III.8 Tabel Kebenaran Sub Bab

- Percobaan

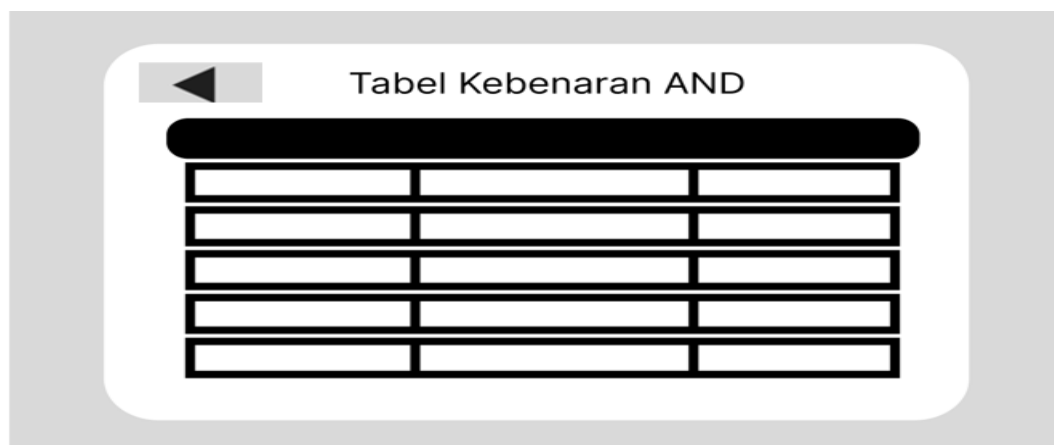
Gambar III.9 menjelaskan mengenai percobaan atau simulasi yang dilakukan pada aplikasi. Sebagai contoh dapat dilihat di bawah ini untuk konsepnya.



Gambar III.9 Percobaan

- Tabel kebenaran

Gambar III.10 merupakan tampilan desain tabel kebenaran setelah percobaan dijalankan.



Gambar III.10 Tabel Kebenaran Percobaan

3.3.4 Demonstrasi

Berdasarkan rancangan solusi yang dibuat, demonstrasi dibangun dengan tujuan menguji aplikasi yang dibuat untuk melihat kesesuaian rancangan dengan harapan yang ingin dicapai.

3.3.5 Evaluasi

Setelah rancangan dan demonstrasi/simulasi didapatkan, dilakukan pengujian terhadap aplikasi *logic gate*, lalu melakukan pengujian nilai *system usability of scale* dengan aspek dengan memberikan borang pertanyaan kepada responden dan digunakan oleh setiap responden.

3.3.6 Komunikasi

Melakukan pelaporan dari hasil penelitian yang telah dibuat dan dilaporkan sebagai skripsi kepada dosen untuk tugas akhir pada Universitas Lampung.

3.3.7 Hasil yang Diharapkan

- Hasil yang diharapkan

Hasil yang diharapkan adalah Aplikasi ini mampu membantu siswa atau mahasiswa dalam mempelajari elektronika digital selama pandemi. Aplikasi juga dapat dikembangkan oleh *user* sebagai sarana pengaplikasian belajar mengajar elektronika digital walaupun pandemi usai aplikasi ini tetap dapat digunakan, dengan waktu belajar setiap saat dan menghemat biaya pengeluaran pembelian alat.

- Indikator keberhasilan

Indikator keberhasilan laporan skripsi ini adalah:

- ✓ Pada *system usability scale* memiliki nilai hasil akhir 68-81, maka aplikasi sudah cukup bahkan lebih memuaskan penilaiannya.

$$\text{Perhitungan nilai sus} = (X + Y) \times 2,5.$$

X = Jumlah poin untuk semua pertanyaan bernomor ganjil – 5.

Y = 25 – Jumlah poin untuk semua pertanyaan bernomor genap [15].

- Aplikasi dinilai berjalan dengan lancar tanpa ada masalah pada sistem yang telah dibuat.
- Mahasiswa dapat mempelajari aplikasi ini dikarenakan adanya tutorial pada aplikasi ini agar mudah dimengerti.

V. SIMPULAN DAN SARAN

5.1 Simpulan

Simpulan dari skripsi ini adalah sebagai berikut:

1. Aplikasi yang dibuat tidak sesuai dengan *virtual lab*, dikarenakan kepakaran peneliti yang belum dapat mengakomodir fungsional yang diperlukan *virtual lab*.
2. Aplikasi memiliki interaksi berupa tombol *home*, tombol selanjutnya, tombol kembali, informasi pembuat aplikasi, materi tabel kebenaran, materi gerbang logika, materi flip-flop, materi *counter*, materi *register*, materi aritmetika, sub bab materi. Terdapat simulasi percobaan gerbang logika, flip-flop, *register*, *counter* dan juga aritmetika. Aplikasi *logic gate* ini menggunakan fitur *drag drop* pada simulasi percobaan.
3. Pengujian nilai SUS(*System Usability of Scale*) bertujuan untuk menilai aplikasi. Pada saat pengujian dengan jumlah pengguna 30 orang, didapatkan nilai SUS rata-rata adalah 80,41. Menunjukkan bahwa aplikasi ini sangat baik.
4. Pada penelitian ini dihasilkan sebuah aplikasi *mobile learning* yang digunakan untuk pengayaan materi mata kuliah elektronika digital.

5.2 Saran

Saran dari skripsi ini adalah sebagai berikut:

Aplikasi ini mungkin dapat dikembangkan lagi menjadi aplikasi *virtual lab* sesungguhnya dengan komponen-komponen yang telah tersedia pada aplikasi ini.

DAFTAR PUSTAKA

- [1] A. Anggraini, “Keefektifan Pembelajaran Elektronik (E-Learning) Sebagai Pengganti Perkuliahan Konvensional untuk Meningkatkan Kemampuan Analitis Mahasiswa,” *Jurnal Sosial Humaniora*, vol. 9, no. 2, p. 96, 2018.
- [2] M. A. Muhammad, G. P. Djausal, Martinus, S. Ferbangkara and A. dan Larasati, “*The Urgency of Virtual Tour for Sumatran Butterfly Conservation*,” in *IICIS*, Bandar Lampung, 2021.
- [3] I. Titov, A. Glotov, Y. Andrey and d. V. Petrov., “*Labicom Labs: Remote and Virtual Solid-State Laser Lab, RF & Microwave Amplifier Remote and Virtual lab*,” in *International Conference on Remote Engineering and Virtual Instrumentation (REV)*, Madrid, Spain, 2016.
- [4] I. Ghergulescu, T. Lynch, M. Bratu, A.-N. Moldovan, C. H. Muntean and d. G. M. Muntean, “*STEM Education With Atomic Structure Virtual lab for Learners with Special Education Needs*,” in *International Conference on Education and New Learning Technologies*, Palma, Spain, 2018.
- [5] A. M. T, A. P. S, A. Nihal C, A. Souban, M. Shafeeque K and A. Vial, “*Virtual lab Using Markerless Augmented Reality*,” in *IEEE International Conference on Teaching, Assessment, and Learning for Engineering (TALE)*, Wollongong, NSW, Australia, 2018.
- [6] I. Dwi Wahyono, h. Putranto, K. Asfani, A. Afandi and Sunarti, “*VLC-UM: A Novel Virtual laboratory using Machine Learning and Artificial Intelligence*,” in *International Seminar on Application for Technology of Information and Communication (iSemantic)*, Semarang, Indonesia, 2019.

- [7] J. Alvares, G. Diaz and M. Macias, "Towards an Immersive Guided *Virtual Reality Microfabrication*," in *IEEE International Conference on Engineering Veracruz (ICEV)*, Boca del Rio, Mexico, 2019.
- [8] S. M. Dr. Hendra Jaya, M. Prof. Dr. Sapto Haryoko and M. Dr. Lu'mu, *Praktikum Simulasi Berbasis Website*, Makassar: Edukasi Mitra Grafika, 2015.
- [9] M. Ali and C. Nugraha, *Teknik Digital Teori dan Aplikasi*, Yogyakarta: UNY Press, 2018.
- [10] W. Kleitz, *NINTH EDITION Digital Electronics*, New York: Altera Corporation, 2012.
- [11] Sugiartowo and S. N. Ambo, "Simulasi Rangkaian Kombinasional Sebagai Media Pembelajaran Sistem Digital pada Fakultas Teknik Universitas Muhamadiyah Jakarta," in *SEMNASTEK Fakultas Teknik Universitas Muhamadiyah Jakarta*, Jakarta, Indonesia, 2018.
- [12] A. Hussain, H. Shaakel, H. Faizan, N. Uddin and T. L. Ghouri, "Unity Game Development Engine: A Technical Survey," *Journal of Information and Communication Technology*, vol. 4, no. 2, p. 1, 2020.
- [13] Yahya and A. M. Nur, "Pengaruh Aplikasi C# dalam Proses Perhitungan Numerik," *Jurnal Informatika dan Teknologi*, vol. 1, no. 2, pp. 4-5, 2018.
- [14] M. B. Wirayawan, "User Experience (Ux) sebagai Bagian dari Pemikiran Desain dalam Pendidikan Tinggi Desain Komunikasi Visual," *Jurnal Humaniora Binus*, vol. 2, no. 2, pp. 2-3, 2011.
- [15] J. Broke, "SUS: A quick and dirty usability scale," *Digital Equipment Co Ltd*, United Kingdom, 1995.
- [16] K. Peffers, T. Tuunanen, M. A. Rothenberger and S. Chatterje, "A Design Science Research Methodology," *Management Information Systems*, vol. 24, no. 3, pp. 52-55, 2007.

- [17] uiuxtrend, “*Measuring and Interpreting System usability scale (SUS)*,” uiuxtrend, 31 Mei 2017. [Online]. Available: <https://uiuxtrend.com/measuring-system-usability-scale-sus/>. [Accessed 30 Oktober 2020].